

ПРОБЛЕМЫ ПРИМЕНИМОСТИ МНОГОКАНАЛЬНЫХ ВЫЧИСЛИТЕЛЬНЫХ СТРУКТУР ДЛЯ СИСТЕМ УПРАВЛЕНИЯ КОСМИЧЕСКИМИ АППАРАТАМИ

¹Леонтьев А.В

¹ ОАО «НАУЧНО-ПРОИЗВОДСТВЕННОЕ ОБЪЕДИНЕНИЕ АВТОМАТИКИ им. академика Н.А. Семихатова», г. Екатеринбург, Россия (620075, Екатеринбург, ул. Мамина-Сибиряка, 145), e-mail:lexman00@rambler.ru

В работе рассматриваются основные проблемы проектирования резервированной вычислительной структуры для систем управления космическими аппаратами. Приводятся примеры существующих резервированных структур отечественной и зарубежной разработки, описываются их особенности и недостатки. Формулируются основные проблемы, возникающие при проектировании рассмотренных многопроцессорных структурно резервированных структур. Целью работы является анализ применимости трёхканальной вычислительной структуры без отдельных модулей выборки решений в сравнении с существующими многоканальными системами. Предлагается трёхканальный управляющий вычислитель, при разработке которого учитываются изложенные проблемы. Приведены особенности реализации программного обеспечения вычислителя, на которое возложены функции контроля неисправностей и нейтрализации отказов, возникающие в случайные моменты времени. Делается вывод об оптимальности использования вычислителя в системах управления космическими аппаратами.

Ключевые слова: система управления, космический аппарат, структурное резервирование, двухканальная вычислительная система, трехканальная вычислительная система.

PROBLEMS OF MULTIPROCESSOR COMPUTATIONAL STRUCTURES APPLICABILITY FOR SPACECRAFT CONTROL SYSTEMS

¹Leontiev A.V.

¹ Scientific and Production Association of Automatics named after Academician N.A. Semikhatov, Yekaterinburg, Russia (620075, Yekaterinburg, Mamina-Sibiryaka str., 145), e-mail: lexman00@rambler.ru

The paper presents the major problems of designing a redundant computing structures for spacecraft control systems. Examples of existing redundant structures of domestic and foreign design is presented, their features and drawbacks are described. The main problems encountered in the design of multiprocessor considered structural redundant structures are discussed. The aim is to analyze the applicability of computational three-processor structure without individual decision-making modules in comparison with the existing multiprocessor systems. It is proposed three-channel controlling evaluator, the design of which takes into account the described problems. Features of a evaluator software implementation, which is entrusted with the functions of control and fault neutralization failures occurring at random times are shown. The conclusion on the optimum use of the evaluator in the spacecraft control systems.

Key words: control system, spacecraft, structural redundancy, two-processor computational system, three-processor computational system

Введение

Традиционно в системах управления (СУ) космическими аппаратами (КА) используются резервированные управляющие структуры, вследствие необходимости обеспечения высокой надежности в жестких условиях эксплуатации. Наиболее оптимальным решением, для обеспечения требуемой надежности является использование стойкой к космосу элементной базы (ЭБ). В случае, когда использование такой ЭБ невозможно или неоправданно, то в СУ вводится структурное резервирование. Под структурным

резервированием понимается внесение аппаратных и сопутствующих программных средств, позволяющих СУ выполнять поставленные задачи, при возникающей неисправности в одном и более из узлов. В СУ КА наиболее часто структурно резервируемым узлом является вычислительно ядро – канал. Под каналом в данном случае понимается физически отделенная структура на базе одного процессора, способная принимать самостоятельные решения, которая также может содержать память и контроллеры внешних интерфейсов.

Поскольку существует большое количество комбинаций канального резервирования, с различными плюсами и минусами, то для его применения в системах реального времени нужно решить ряд проблем, связанных с оптимальным выбором количества и качества резервирования.

Одноканальные системы

Общая надежность одноканальной системы зависит только от аппаратного исполнения самого канала, поскольку структурная избыточность в таких СУ не вводится. Обычно парирование возникающих сбоев в таких СУ осуществляется по сбросу сторожевым таймером, с последующим длительным, в течение секунд, восстановлением. Например, в бортовых СУ марсоходов и луноходов могут использоваться одноканальные вычислительные структуры на базе радиационно-стойких процессоров. Поскольку для них, с определенным допущением, не важно быстрое время реакции на внешнее воздействие, то такая структура может быть использована. В летательных аппаратах, где задачи навигации и стабилизации решаются с циклом в доли секунд, такой способ резервирования неприменим.

Двухканальные системы

Основным принципом двухканальной системы является хранение одного из двух каналов в холодном или горячем резерве, и включение их в рабочий процесс по определенному событию. В случае горячего резерва, оба канала работают квазисинхронно, но вычисления резервного канала не учитываются. При обнаружении того, что основной канал отказывает, канал из горячего резерва становится основным, с минимальными временными издержками. В случае холодного резерва, для запуска второго канала необходимо переслать в него ключевую информацию, необходимую для продолжения вычислений.

Например, двухканальная самодиагностируемая резервированная бортовая цифровая вычислительная система (БЦВС) на базе процессора Комдив-32С содержит второй канал в холодном резерве. В процессе работы БЦВС проводится самодиагностика активного канала средствами самого процессора, а управление переключением каналов осуществляется

устройством резервирования, которое реализовано в виде микросхемы на базовом матричном кристалле с высокой надежностью и радиационной стойкостью. В качестве критериев работоспособности канала используются сравнение результата решения диагностической задачи (аналогичной штатной) с заранее известным, а также успешное прохождение минимальных тестов доступности памяти, устройств ввода-вывода и подчиненных модулей. Самодиагностика организована таким образом, что переключение на резерв происходит не только при обнаружении отказов системы, но и при отказе самих средств диагностики [1].

В подобном решении имеется ряд недостатков, помимо затрат на переключение резерва, присущее всем двухканальным системам с холодным резервом. Поскольку диагностическая задача должна быть аналогичной штатной, это значит, что как минимум по времязатратам она равна штатной. Как следствие необходимо двойное увеличение времени отработки определенной задачи. Короткая тестовая задача не может проверить состояния всех регистров, памяти и системы команд, поэтому по её результатам нельзя делать выводы о работоспособности системы. Более ощутимой проблемой являются возможные искажения памяти в момент решения штатной задачи, и как следствие выдача искаженной команды.

Основой двухканальной структуры с горячим резервом (рисунок 2) заключается в анализе результатов вычислений в условно-несбойном узле. Ядром СУ является радиационно-стойкий восьмиядерный процессор P4080. Не смотря на то, что ядро системы – восьмиядерный процессор – сделан по технологии «кремний-на-изоляторе», сбои в одном канале тем не менее наблюдаются. Система состоит из двух одинаковых вычислительных узлов, соединенных с общей платой ввода вывода, реализованной на основе радиационно-стойкой ПЛИС [4]. Для того чтобы гарантировать необходимую надежность, восемь процессорных ядер каждого из каналов, используются не только для максимизации вычислительной мощности, но и для реализации механизмов отказоустойчивости. В частности, расчеты выполняются параллельно на разных ядрах [5]. Далее в троированной радиационно-стойкой ПЛИС происходит аппаратное сравнение результатов на лету с последующей выдачей в плату ввода/вывода [4].

Основной сложностью в реализации подобной системы является медленный узел выборки решений, заявленный как радиационно-стойкий. Очевидно, что при отказе этого узла система отказывает целиком. Так же, в случае существования ограничений на элементную базу, например на всю импортную, то использование таких опорных элементов невозможно.

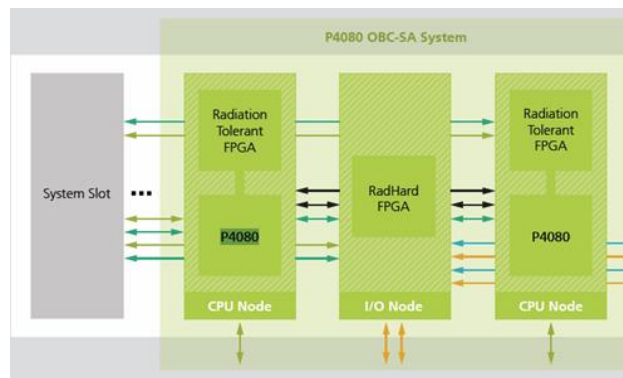


Рис. 1. Двухканальная структура с горячим резервом

Аналогичная система с горячим резервом состоит из двух отказонезависимых процессоров SPARC V8. Процессоры в каналах наблюдают за количеством внешних и внутренних нарушений и при необходимости включают процесс автоматической реконфигурации системы. Энергонезависимая память вычислителя состоит из двух независимых модулей двухпортовой памяти, находящихся в холодном резерве, с доступом каждого процессора в каждый из модулей по последовательному интерфейсу. Память защищена аппаратными кодами, что в сочетании с частыми процессорными проверками памяти дает низкий уровень ошибок [2]. Достоинством и недостатком одновременно системы является наличие относительно медленной двухпортовой памяти, искажения в которой парируются аппаратно реализованными кодами самой памяти, но не защищают от записи некорректной информации в неё процессором. Из этого следует, что возникшее искажение в памяти при работе одного канала распространится и на второй канал.

Трехканальные системы

Принципом трехканальной структуры является последующая мажоритария выходных сигналов из каналов по принципу два из трех. Основной проблемой трехканальной системы является обеспечение синхронной работы. Для синхронизации необходимы абсолютно точные генераторы тактовой частоты, что невозможно. Либо наличие одного генератора опорной частоты для всех каналов, что будет являться уязвимым узлом. В любых других случаях приходится использовать программные приёмы, для обеспечения квазисинхронности.

В трехканальной системе (рисунок 2) на базе процессора PPC 750 FX введен типичный блок мажоритарии по двум состояниям из трех, который сравнивает выходы каждого процессора и отбрасывает отличающийся результат [6]. В плате для авионики [3], в состав которой входят три процессора PPC 750 GL, каналы выполняют одну и ту же

программу, работая в режиме жесткой конфигурации. В троированной ПЛИС осуществляется мажоритация по 2 из 3.

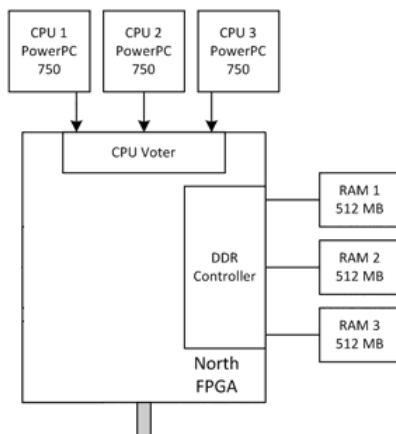


Рис. 2. Трехканальная структура с аппаратной мажоритацией

Проблемой таких систем является сам принцип жесткой мажоритации, в том числе и через ПЛИС. Любое обращение к памяти потребует аппаратной мажоритации, а как следствие ощутимого увеличения времени работы. Кроме того, для мажоритации такого типа необходима минимальная разбежка по времени трёх каналов, что невозможно при тактировании каналов от разных источников.

Многопроцессорные системы

Многопроцессорные системы в структурном резервировании применяются реже. Часто они являются производными от двух- и трёх- канальных систем, с нахождением части каналов в резерве, либо мажоритацией информации из каналов по k из m , где m – канальность системы, k – достаточное число каналов для достоверного принятия решения.

Проблемы многоканальных систем и пути их решения

По ранее обозначенным проблемам можно сделать выводы о существующих сложностях в проектировании многопроцессорных систем:

- Жесткая, глубокая мажоритация состояний резко снижает производительность системы в целом, увеличивая время реакции на возмущение.
- Зависимость искажения одного канала на работу других каналов путем внесения искаженной информации в общую память каналов.
- Существование опорных, то есть считающихся стойкими по отношению к другим, элементов.

Одним из оптимальных решений, учитывающим рассмотренные проблемы является трёхканальный управляющий вычислитель (рисунок 3), мажоритация в котором

осуществляется программно при необходимости выдачи сигнала вовне, по пересылке сообщений из канала в канал и принятию решений, причём каждый из каналов может выдавать сигналы вовне. Каналы связаны последовательным интерфейсом. Программное обеспечение (ПО) во всех каналах одинаковое и выполняется квазисинхронно. При каждом вызове функции для выдачи информации вовне, ПО производит синхронизацию счета времени во всех трех каналах вычислителя, производит передачу типа данного вызова и его параметров. Каждый канал проверяет, что ПО в других каналах обратилось с одним и тем же типом и параметрами системного вызова, в одно и то же время, с определенным допуском. В случае прохождения данной проверки производится требуемое взаимодействие с внешним устройством, в том канале, который непосредственно подключен к нему, по завершению данного взаимодействия его результат передается в два других канала. В случае непрохождения данной проверки, канал, который ее не прошел, признается сбившимся. Независимо от причины сбоя сбившийся канал должен быть перезагружен. Сигнал снятия питания должны выставить оба соседних канала. Только в этом случае схема сброса питания активируется. Восстанавливаемый процессор инициализируется аналогично, как и при первой подаче питания. После инициализации процессор квитирует соседние процессоры об успешном запуске. При успешном восстановлении восстанавливаемый процессор должен получить из соседнего процессора данные для восстановления работоспособности. После этого он включается в вычислительный процесс.

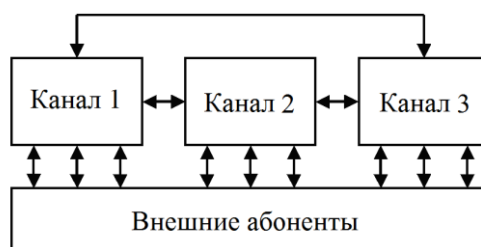


Рис. 3. Трёхканальная структура с мягкой мажоритарией

При разработке данной структурно-избыточной СУ учтены выше описанные проблемы таким образом:

- Мягкая мажоритария, то есть сравнение состояний только в моменты непосредственной выдачи сигнала.
- Независимость искажений. Это означает, что появление искажения, например, в памяти одного узла не повлияет на корректную работу других узлов.

- Исключение любых ведущих устройств. Это значит то, что нужно считать любой элемент сбоевозможным и проектировать систему исходя из принципа противодействия одной возможной неисправности.

Подобное решение, в том числе имеет свои недостатки. Поскольку мажоритария и синхронизация выполняются программно, то возникают сложности в отработке ПО по всем отрицательным веткам, что в разы сложнее, чем реализация задач например на радиационно-стойких ПЛИС.

Заключение

В статье были рассмотрены типовые СУ отечественной и зарубежной разработки, оценены их способы структурного резервирования. С учетом изложенных проблем, предложена трёхканальная модель управляющего вычислителя, принятие решений в которой осуществляется программно по пересылке сообщений по межканальным связям. Основной особенностью такой архитектуры является отказ от выделенных модулей выборки решений с возложением всех системных и диспетчирующих функций на системное программное обеспечение. Плюсами системы является короткое время реакции на внешние возмущений, независимость искажений, возникающих в одном из каналов, которые не влияют на функционирование других каналов. Сделаны выводы о сложности отработки программного обеспечения для трехканального вычислителя.

Список литературы:

1. Русанов, В.Н. Самодиагностируемая резервируемая бортовая вычислительная система / В.Н. Русанов, Н.В. Сильянов, А.Ю. Киселев, С.В. Пряничников. // Аэрокосмическое приборостроение. 2014. Вып.2. С.16-27.
2. Command & Data Handling Systems [Электронный ресурс]. — Режим доступа: <http://www.ruag.com/space/products/digital-electronics-for-satellites-launchers/data-handling-systems/> (дата обращения: 25.11.14).
3. D602 - 6U CompactPCI PowerPC Safe Computer [Электронный ресурс]. — Режим доступа: <https://www.men.de/products/02D602-.html> (дата обращения: 20.11.14).
4. Das Project MUSE [Электронный ресурс]. — Режим доступа: <http://www.fokus.fraunhofer.de/go/muse> (дата обращения: 14.11.14).
5. On-Board Computer System Architecture [Электронный ресурс]. — Режим доступа: http://www.sysgo.com/fileadmin/user_upload/PDF/OBCSA_EN_Final.pdf (дата обращения: 25.11.14).
6. Longden, L Designing A Single Board Computer For Space Using The Most Advanced Processor and Mitigation Technologies / Larry Longden, Chad Thibodeau, Robert Hillman, Phil Layton, Michael Dowd. // Maxwell Technologies: white paper. 7 с.